

互相关跟踪算法的多核 DSP 快速实现^①

田 立^② 周付根 孟 偕 白相志 金 挺

(北京航空航天大学图像处理中心 北京 100191)

摘要 针对光侦系统的目标快速跟踪问题,提出了一种用多核数字信号处理器(DSP)高效实现归一化互相关(NCC)跟踪算法的方案。该方案充分利用德州仪器(TI)最新的6678 DSP的资源和特性,大大提高了跟踪算法实现效率。首先通过增加CPU内核对高速缓存(CACHE)控制器的刷新和失效,解决了多核按照可缓存的方式共享图像数据时出现的存储器一致性问题;其次利用CACHE数据预取机制对相关系数NCC的计算方法做了改进,优先访问同一条CACHE线中的图像数据,使效率提升15%以上;最后提出一种多核间并行计算的机制,通过在从核上设置代理任务来处理主核的并行计算请求并反馈计算结果,8核加速比达到7倍以上,优于开放多处理(OpenMP)标准的效果。该方案在100FPS高帧频舰船目标跟踪系统中运行稳定且可以应用于其他需要快速跟踪的场合。

关键词 互相关跟踪, 多核数字信号处理器(DSP), 多核并行计算, 高速缓存(CACHE)一致性

0 引言

目标跟踪技术在战略、战术侦察体系中有重要应用,快速稳定的跟踪系统是光侦察系统的关键部分^[1,2]。互相关算法仍然是电视末制导跟踪系统的简单有效的算法,然而互相关跟踪算法计算量大,尤其在目标大、运动范围广的情况下运算量成倍增长。受限于光侦系统中硬件平台的处理能力,目前跟踪系统能检测的波门范围很小,当超出波门后很容易丢失目标;同时受限于控制系统的反应精度,当目标机动性很高时经常发生由于跟踪系统延时过大导致丢失目标的情况^[3]。因此,利用高帧频相机实现快速稳定的互相关跟踪有很重要的意义。随着数字摄像机成像及处理技术的发展,大面阵相机和高帧频相机越来越多地应用于工业现场;同时相机接口更加丰富易用,在 Camera link、1394 以及 USB 接口之外,出现了基于千兆以太网(GigE)的标准接口的相机,千兆网相机正广泛应用于人机交互、医疗诊断和智能监控场合,高帧频相机也越来越多地应用于视频制导和光电侦察等军事领域中。

光侦系统中的相关跟踪设备还停留在单核数字信号处理器(DSP)平台^[4],系统只能达到实时跟踪,而采用6核DSP实现互相关算法的文献[5]只提出了多核分块计算相关系数的思路,并未对数据流访问做优化,同时定点内核实现浮点运算的效率较低。故本研究在实现互相关跟踪算法时选择了德州仪器(TI)最新的多核TMS320C6678 DSP,充分利用8个核并行计算相关系数,利用共享内存快速共享消息,利用大容量快速DDR3共享图像数据并利用高速缓存(CACHE)访问数据的特点以提高访问效率。经过优化后充分发挥了多核并行计算的能力、提高了数据访问效率,最终实现了100FPS(frame per second,帧/秒)高帧频场合快速跟踪。

1 相关跟踪

目标跟踪的目的是通过在每一帧中确定物体的位置进而产生目标的运动轨迹^[6]。针对不同的应用场合,需要采用不同的跟踪算法,例如基于检测的跟踪、基于滤波理论的跟踪、基于均值偏移理论的跟踪以及基于偏微分方程^[7]的跟踪。

① 863计划(2011AA0641)资助项目。

② 男,1984年生,博士生;研究方向:目标跟踪,DSP,多核,并行计算等;联系人,E-mail:tianli@sa.buaa.edu.cn
(收稿日期:2012-11-22)

均值偏移跟踪需要很强的颜色信息特征,且其迭代过程具有不确定性,目前只在视频监控^[8]等系统中有所应用;而粒子滤波算法存在多次迭代粒子权值退化以及重要性采样后样本贫化等问题,还主要停留在理论方法以及 GPU 加速^[9]等方面的研究。在电视制导及光电侦察系统中使用最简单有效的仍然是基于模板匹配的相关跟踪算法。

1.1 算法模型

模板匹配方法首先将提取一个包含目标的像素集合作为模板区域,可以是长方形、椭圆形或其他形状,本研究采用简单的长方形区域,如图 1(a)所示。为在当前图像中搜索目标的位置,需要计算模板与当前图像(图 1(b))的波门(搜索)区域内每一个可能的目标图像块之间的相似性,最相似的区域即为目标区域。

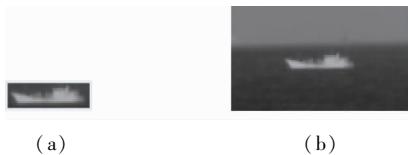


图 1 目标模板(a)和当前待跟踪图像(b)

1.2 相关性计算

常用的块匹配准则有如下几种:均方误差、平均绝对误差函数、绝对偏差和归一化互相关(normalized cross correlation, NCC),其中 NCC 算法在整体光照变化时鲁棒性较高^[10],与 OPENCV 中的归一化互相关的模板匹配^[11]方法一致,如式

$$\frac{\sum_x \sum_y (O_t(x,y)) \times I(x+dx, y+dy)}{\sqrt{\sum_x \sum_y (O_t(x,y))^2} \times \sum_x \sum_y (I(x+dx, y+dy))^2} \quad (1)$$

所示。其中 O 为模板图像, I 为搜索区域内与模板同样大小的图像块。

图 2 是相关系数分布,峰值处最相关。

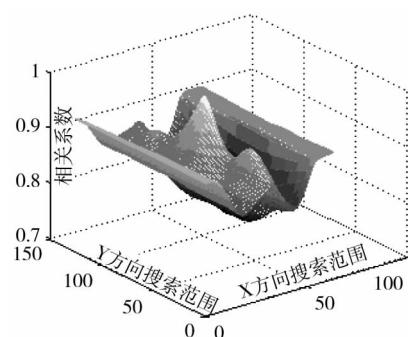


图 2 相关系数峰值图

跟踪算法计算搜索区域内的每个候选的目标块与模板之间的归一化互相关系数,并找出相关系数最大的候选块,即为目标当前位置。

1.3 搜索算法

最佳的匹配块搜索算法是全搜索(full search, FS),即在搜索范围内逐个对像素位置作模板块匹配运算,当目标区域和搜索范围变大时,模板匹配的运算量也相应增加,为减小计算量而出现的快速搜索算法有两步法^[12]、三步法、二维对数法、四步法、菱形法等,但是快速搜索算法限制了目标运动范围且只能求解局部极值,故用全搜索法计算 NCC 效果最好。

2 多核 DSP 优势

单核 DSP 由于受到主频限制、多任务频繁打破密集运算流水,严重影响了 DSP 的效率,于是出现了多核 DSP。多核 DSP 将多个内核集成到一个芯片内,多个核共享芯片所有的外设资源,相对多 DSP 系统,多核 DSP 耦合性更强,可以发挥更高的效率。在本研究中,DSP 选用了 TI 公司最新架构的 TMS320C6678^[13](以下简称 6678),结构如图 3 所示。其主要性能描述如下:

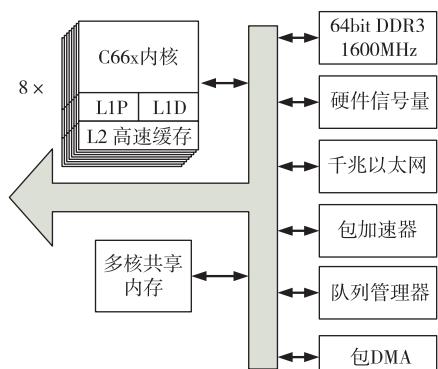


图 3 6678DSP 框图

(1) 采用 C66x 内核,每个周期可以执行 32 条 16bit 乘 16bit 的乘法运算或者 8 条单精度浮点乘法运算,相关计算中的乘加以及求和计算的并行度可以更高,开方以及除法运算在浮点内核中实现也更方便。

(2) 4MB 多核共享内存读写只需要 2 个时钟周期,方便多核间共享消息,对于多核并行计算中的中间结果以及小规模数据共享可放在不可缓存的多核共享内存中,避开复杂的 CACHE 一致性维护操作。

(3) 最高 1600MHz 的 DDR3 存储器接口, 为多个核同时访问 DDR 中的大数据量图像数据提供了高带宽。

3 基于多核 DSP 的优化实现

3.1 算法的 CACHE 优化

DSP 系统中的内部和外部存储器的访问速率相差 20 倍以上, CPU 核内部的一级 CACHE 访问只要 1 个时钟周期;二级 CACHE 和多核共享内存要两个时钟周期;而对于 DDR 的突发访问至少需要 20 个 DDR 时钟周期才能完成, 图像数据一般都非常大, 只能放到慢速的外存中, 于是利用 CACHE 技术优化 CPU 访问图像数据的效率尤为重要。

3.1.1 CACHE 一致性问题

由于 8 个核中的每个核都有自己的 CACHE, 在访问慢速外存时, 都采用可缓存的方式, 这样会出现几种数据不一致的情况:

(1) CPU 与其他外设的不一致性。CPU 内核通过 CACHE 访问到的数据与直接存储访问 (direct memory access, DMA) 从 DDR 读取的数据不一致。

(2) 多核之间的不一致性。比如核 0 采集完一幅图像, 只是将图像数据写到自己的 CACHE 中, 并没有刷新到 DDR 上, 这时如果其他核访问只能获得旧数据。

(3) CACHE 自行刷新导致的不一致性。如图 4 所示, 每个核都在自己的 CACHE 中保留了一份同一个共享变量的备份, 某个核会更新其真实值, 在另外一个核上当 CACHE 需要预取而当前 CACHE 已满时, CACHE 控制器会自动将旧数据进行刷洗从而导致数据错误。

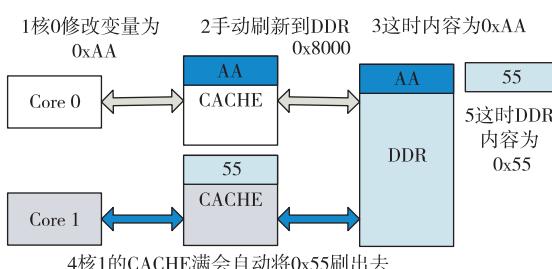


图 4 CACHE 引起的一致性问题

3.1.2 多核共享数据的解决方法

多个核共享访问可缓存的数据时必须按照图 5 所示的流程。两个核通信时, 核 0 首先将数据写入

对应地址, 然后手动控制 CACHE 将对应地址数据刷新到 DDR, 保证新数据已经更新到真实的 DDR 内存中, 其他核如核 1 在访问数据之前必须先失效 CACHE 中的相应内容, 当 CPU 再访问数据时, CACHE 控制器会重新从 DDR 读取, 得到正确的数据。

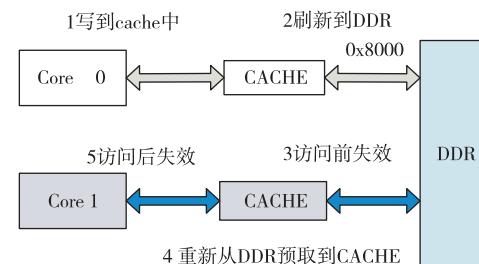


图 5 解决 CACHE 一致性问题的方法

3.1.3 算法基于 CACHE 的调整

由于图像是二维, 搜索范围也是二维, 通常在软件实现中采用 4 层 for 循环来计算所有相关系数, 如表 1 所示。

表 1 传统计算相关算法流程

步骤	处理过程
1	for(Y=0; Y < Y 方向搜索范围; Y++)
2	for(X=0; X < X 方向搜索范围; X++)
3	for(H=0; H < 目标高度; H++)
4	for(W=0; W < 目标宽度; W++)
5	{计算模板和目标块相关系数}

表 1 中 X 和 Y 为重心点坐标平移, H 和 W 为目标模板计算时的控制变量, 这样的运算方式会导致 DDR 中的图像数据频繁的在 CACHE 中刷新和失效, 如图 6 所示。

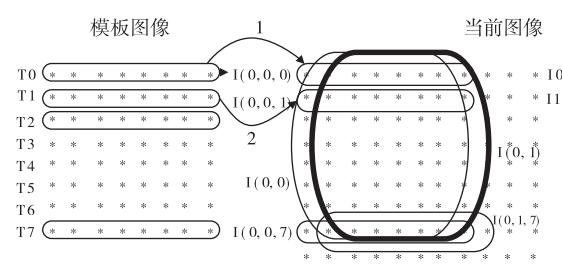


图 6 一般的 NCC 计算流程

当计算 $I(0,0)$ 块时, CACHE 需要预取 I_0 一整行, 与 T_0 相乘再求和, 预取 I_1 行与 T_1 相乘再求和;

计算 $I(0,1)$ 块时,同样需要预取 $I0$ 一整行, $I1$ 一整行,导致当前图像中每行都会重复预取多次,多次预取的过程占用了 CPU 的计算时间。于是我们对算法访问数据的方式做了改进,使每一行在 CACHE 中只预取一次,计算流程如图 7 所示。当计算步骤 1 时 CACHE 将预取 $I0$ 行,在计算步骤 2 和步骤 3 时 $I(0,1,0)、I(0,2,0)$ 和 $I(0,3,0)$ 都已经在 CACHE 中了,对于每一行的计算都不需要重复预取。

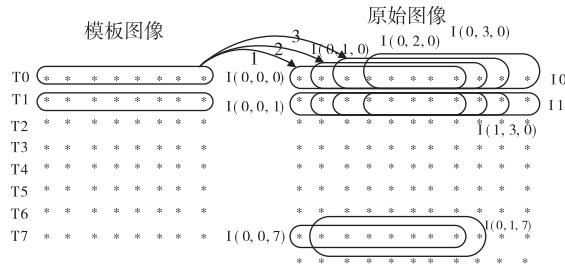


图 7 改进的计算流程

3.2 多核并行处理机制

虽然 TI 最新的编译器 7.4.1 支持#pragma omp 预编译以及开放多处理器(open multiprocessing, OpenMP)运行时环境,但为了保证存储器的 CACHE 一致性,OpenMP 中定义的变量如全局变量、static 变量、动态分配的变量以及堆栈上的变量等所有可能是 shared 属性,都必须放到不可缓存段,且不能使用 O3 选项对函数进行编译器优化^[14],OpenMP 的优化效果并不很理想。

本研究采用在多核中设置代理任务的方式,基于核间通信实现了多核并行计算的目的。

3.2.1 多核共享图像

每个核都以可缓存的方式访问图像数据可以达到最高的数据处理效率,其流程如图 8 所示。

在编译时将图像数据定位到多核共享的可缓存段,以 ping-pong 的方式维护采集和处理缓冲区。核 0 解析完一幅完整的图像后将其写入对应的缓冲区,写完后调用 CACHE 的 FLUSH 操作以保证图像数据刷新到 DDR 存储器中,其他核访问该图像之前必须先 INVALID 新图像对应区域,以保证 CPU 访问数据时 CACHE 会从 DDR 存储器中读取新的数据,这样维护一致性保证了多核以可缓存的方式访问数据。

将 ping-pong 标志位以及相关系数的计算结果等变量放入不可 cache 的共享内存中,某内核更新

控制变量后其他内核可以直接访问,这样避免了 cache 线对齐以及刷新失效的问题。

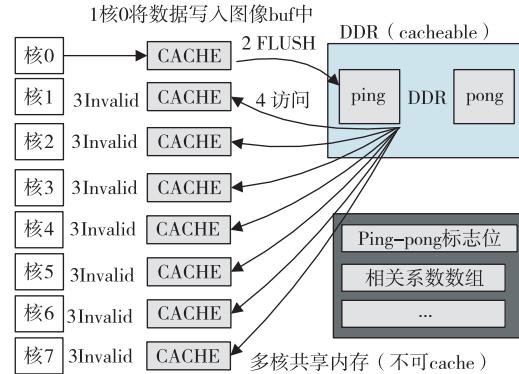


图 8 多核共享同一幅图像

3.2.2 分块并行计算

将搜索区域在垂直方向上分为 8 块,分别由 8 个核完成,如图 9 所示。当候选搜索区域不能被 8 整除时,多余的行由核 0 计算,保证 8 个核并行计算时没有重复行也没有遗漏行。



图 9 多核工作量分配

3.2.3 主从结构的并行计算机制

主核与从核协同工作原理如图 10 所示,主核与从核之间的通信使用 IPC 模块的 notify 和 message 方式,当主核采集完一帧图像后将多核并行计算的参数写入到 MSMC 存储器中,并发送消息通知从核

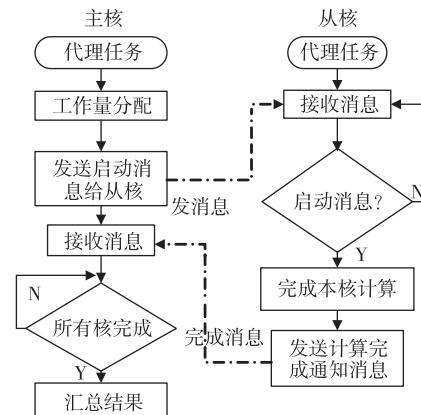


图 10 多核并行计算架构

启动计算,所有从核计算完成后由主核汇总并处理结果。

4 实验结果与分析

4.1 CACHE 优化数据访问性能提升

利用 CACHE 机制对算法访问存储器的方式做了改进之后,性能有所提升(见表 2),当目标区域和搜索范围越大,CACHE 的访问效率提高越多。

表 2 相关算法 CACHE 优化效果

模板大小	搜索范围	CACHE 优化前	优化后	效率提升
		跟踪时间(μs)	跟踪时间(μs)	(%)
50 × 50	64 × 64	13791	11981	15
100 × 100	64 × 64	53720	45528	17
150 × 100	64 × 64	73332	62144	18
150 × 150	64 × 64	111038	90235	23

4.2 与 OpenMP 优化结果

通过简单使用#pragma omp for 对外层循环进行 OPENMP 优化,由于 private 变量较多^[15],加速比只能达到如图 11 所示的 4.4。

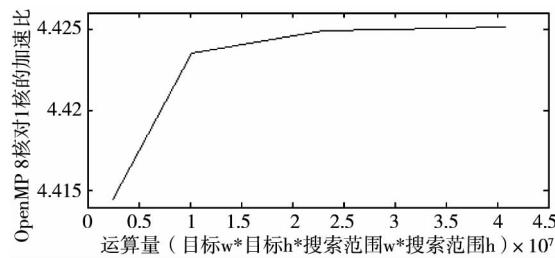


图 11 DSP 上 OpenMP 优化加速比

在实际应用场合中,不同大小的目标的跟踪时间如表 3 所示。目标较大时可以达到 7 倍加速比,满足 100FPS 的跟踪需求。

表 3 不同尺寸目标跟踪耗时

模板大小	搜索范围	8 核加速比	跟踪时间(μs)
72 × 36	32 × 32	6.70	1036
84 × 24	32 × 32	6.72	837
220 × 80	32 × 32	7.01	6082
268 × 84	32 × 32	7.05	7971

4.3 与 6 核 DSP 实现比较

同时本文中算法实现效率高于文献^[5]中采用 6 核的 6472 优化效果,本文按照文献中的目标大小进行整图搜索,其结果对比如表 4 所示。

表 4 与其他文献多核实现时间比较

图像大小	模板	文献 ^[5] (ms)	本文(ms)
512 × 512	128 × 128	1415	636
256 × 256	64 × 64	138	68
128 × 128	32 × 32	26	7.01
64 × 64	16 × 16	6	0.869

可以看出,经过 CACHE 机制优化、编译器 O3 优化以及 8 核并行机制优化后,本文实现效率高于文献[5]两倍以上。

4.4 运算量分析及实际跟踪效果

本系统中相关跟踪的运算量和运算时间基本上保持线性关系,如图 12 所示。

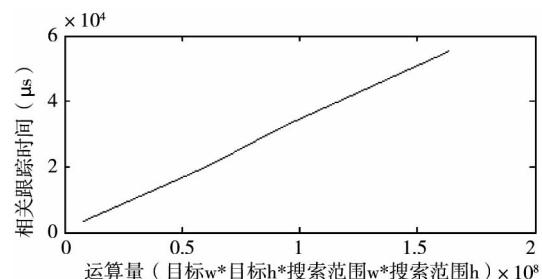


图 12 运算量与执行时间

本算法已用于高帧频(100FPS)的光侦系统中,并能得到比较稳定的跟踪效果,图 13 所示是实际跟踪效果截图。

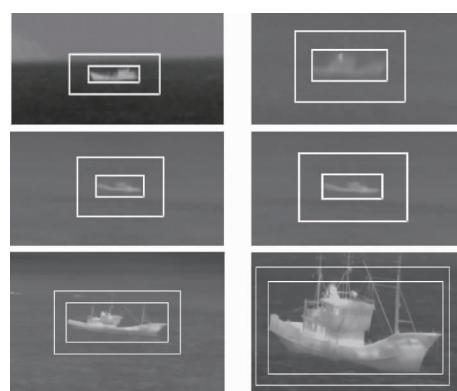


图 13 实际跟踪效果

5 结论

本文从实际光侦系统的快速跟踪需求出发,提出一种通过多核 DSP 高效实现归一化互相关(NCC)目标跟踪算法的方案。该方案针对 CACHE 机制重新设计了程序访问数据的顺序,优先访问同一条 CACHE 线中的图像数据,使算法效率可提升 15% 以上;通过增加 CACHE 的刷新和失效,多核可通过缓存的方式访问同一幅图像数据,以提高 CPU 访问 DDR 中数据的速度;利用多核间并行计算的代理任务机制,主从核并行计算相关系数,最终达到 100FPS 高帧频快速跟踪的目标。

参考文献

- [1] 毕永利. 多框架光电平台控制系统研究:[博士学位论文]. 长春:长春光学精密机械与物理研究所, 2003. 1-6,66-70
- [2] 高文. 机载光电平台目标跟踪技术研究:[博士学位论文]. 长春:长春光学精密机械与物理研究所, 2012. 1-9
- [3] 王洪. 航空光电平台图像稳定技术研究:[博士学位论文]. 长春:长春光学精密机械与物理研究所, 2012. 56-59
- [4] 鲁剑锋. 多模板相关跟踪算法在 DSP 系统上的应用. 仪器仪表学报, 2011, 31(6):45-47
- [5] 刘毅飞, 张旭明, 丁明跃. 归一化互相关灰度图像匹配的多核信号处理器实现. 计算机应用, 2011, 31(12): 3334-3336
- [6] Yilmaz A., Javed O., Shah M. Object tracking: a survey. *ACM Computing Surveys*, 2006, 38(4)
- [7] 李培华. 序列图像中运动目标跟踪方法. 北京:科学出版社, 2010. 128-136
- [8] 陈加. GPU 并行加速的均值偏移算法. 计算机辅助设计与图形学学报, 2010, 22(3):461-466
- [9] 胡士强, 敬忠良. 粒子滤波原理及其应用. 北京:科学出版社, 2010. 102-116
- [10] YANG Z. Fast template matching based on normalized cross correlation with centroid bounding. In: 2010 International Conference on Measuring Technology and Mechatronics Automation, Changsha, China, 2010. 224-227
- [11] Open CV Reference Manual, Match Template. <http://docs.opencv.org/modules/refman.html>; OpenCV, 2013
- [12] Cheng F H, Sun S N. New fast and efficient two-step search algorithm for block motion estimation. *IEEE Transactions on Circuits and Systems for Video Technology*, 1998, 9:977-983
- [13] TMS320C6678 Data Manual. www.ti.com; TI, 2012
- [14] BIOS MCSDK 2.0 User Guide. www.ti.com; TI, 2012
- [15] OpenMP API 3.0, 2008. <http://openmp.org>; OpenMP ARB, 2012

Fast implementation of cross correlation tracking algorithm using multi-core DSP

Tian Li, Zhou Fugen, Meng Cai, Bai Xiangzhi, Jin Ting

(Image Processing Center, Beijing University of Aeronautics and Astronautics, Beijing 100191)

Abstract

To achieve an optical scout system's fast object tracking, the fast implementation of a normalized cross correlation(NCC) tracking algorithm by using a multi-core digital signal processor(DSP) was studied. To achieve the fast processing, 6678 DSP, the new generation multi-core DSP from TI was utilized. Firstly, The CACHE coherency problem resulting from multiple cores accessing the same image on shared memory through its own CACHE controller was solved by adding FLUSH operation and INVALID operation. Secondly, the CACHE line pre-fetch mechanism was utilized to improve the NCC data processing sequence which makes the performance speedup exceeds 15%. Finally, a mechanism of parallel computing was introduced by adding proxy task on slave cores to communicate with master core and master core process task computing and dispatching. The DSP 8 core speed-up-ratio exceeded 7 times. The experimental result showed that the performance exceeded that of OpenMP(Open Multiprocessing). This implementation was used in 100FPS ship object tracking system and can be applied to more general cases.

Key word: cross correlation object tracking, multi-core digital signal processor(DSP), multi-core parallel computing, CACHE coherency