

基于镜像法提取多层介质中 3D 电容参数的研究^①丁 文^{②*} 王高峰^{**}

(* 武汉大学物理科学与技术学院 武汉 430072)

(** 武汉大学微电子信息信息技术研究院 武汉 430072)

摘 要 提出了一种适用于任意多层电介质分层结构中的 3D 互连电容参数提取的新方法——反射镜像法。该方法无需对格林函数进行推导,而是根据自由电荷反射原理计算反射镜像的位置和镜像电荷系数从而获得各级镜像分布,继而计算任意多层电介质环境下的 3D 电容,包括底层或顶层介质接地情况下的 3D 电容。该方法可克服级数形式的格林函数因受限于电介质分层数目而难以适应大规模集成电路中复杂多变电介质环境下的 3D 电容参数提取问题。通过对导体面元建立层次式数据结构,这一方法可以利用层次式算法(hierarchical method)实现计算加速。实验证明,该方法能在保证可靠精度的情况下达到迅速收敛,与层次式加速算法结合后,计算效率可达到 FastCap 法的数倍。

关键词 3D 电容提取, 镜像法, 格林函数, 自由电荷方法

0 引 言

随着半导体大规模集成电路制造工艺的发展,多层交叉布线技术^[1]被广泛采用,导致集成电路芯片电介质层数显著增加,芯片中互连线电容参数提取的计算量也因此急剧加大。目前电容参数提取主要采用全电荷方法和自由电荷方法两种技术。全电荷方法^[2,3]采用自由空间格林函数,将导体-电介质和电介质-电介质分界面上的电荷作为求解对象,这种方法适用于复杂的电介质环境,而且可以与快速多极算法(fast multipole method, FMM)^[4,5]相结合,被许多商业软件采用。然而,随着介质分层数的增加,全电荷法的计算量剧增,计算效率严重下降。而自由电荷方法只需要计算导体表面自由电荷,未知量的个数和系数矩阵规模不随介质分层数目的增加而增加,但是多层电介质中闭合形式的格林函数往往难以获得,大多数情况下格林函数形式上是收敛缓慢的无穷级数。近年来掀起了研究多层介质环境下的格林函数的热潮,提出了各种形式的格林函数^[6-8],然而这些格林函数或者只适用于 2D 电容参数提取^[6],或者只适用于无限薄导体结构^[7,8],要么就必须依赖于固定的电介质分层模型^[9]。基于此,本文提出了一种适用于提取多层电介质(分层数目

任意)中的 3D 电容参数的反射镜像方法,该方法不需对格林函数进行推导,而是应用自由电荷反射原理通过程序自动生成导体的各级镜像和电荷系数,从而对任意分层介质条件下的 3D 电容参数进行提取。通过与层次式加速算法^[10]相结合,这一方法的计算速度比工业界广泛采用的多极加速提取算法 FastCap^[4]快数倍,计算精度几乎相同。

1 方法原理

考察分界面法向为 Z 轴方向的多层电介质,介电常数在 XY 平面不变,且 XY 平面视为无穷边界,如图 1 所示。

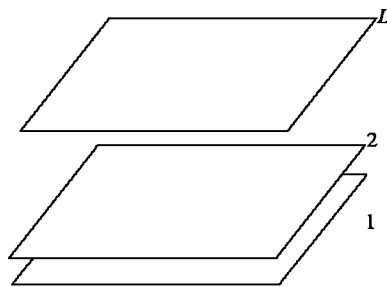


图 1 Z 方向上分层的多层平行电介质

反射镜像方法的基本原理是:自由电荷在介质分界面处发生反射,产生镜像电荷,镜像电荷又会发

① 国家自然科学基金(90307017, 60676019)资助项目。

② 男,1982 年生,博士生;研究方向:计算电磁学;通讯作者,E-mail: dingwenism@yahoo.com.cn
(收稿日期:2008-02-22)

生反射,生成多级镜像电荷,而目标场点的电势是自由电荷与镜像电荷在目标场点处电势之和。

基于此,反射镜像格林函数可以表达为:

$$G = G_0(\mathbf{r}, \mathbf{r}_0) + \sum_{i=1}^{\infty} K_i \times G_0(\mathbf{r}, \mathbf{r}_i)$$

$$G_0(\mathbf{r}, \mathbf{r}_0) = \frac{1}{4\pi\epsilon} \times \frac{1}{\text{area}(O)} \int_0 \frac{1}{\text{area}(S)} \int_S \frac{1}{\|\mathbf{r} - \mathbf{r}_0\|} ds ds' \quad (1)$$

其中, $\mathbf{r}$ 代表场点坐标, $\mathbf{r}_0$ 代表电荷源坐标, O 是场点所在面元, S 是源点所在面元。 $\mathbf{r}_i$ 表示第 i 个镜像位置, K_i 表示镜像电荷系数,即单位电荷面元反射产生的镜像面元上的电荷。下面将通过程序说明镜像坐标 $\mathbf{r}_i$ 及对应电荷系数 K_i 的计算方法。

由于电介质在 Z 轴方向严格分层,镜像面元的 x 坐标和 y 坐标与实际面元(物面元)相同,只需要计算出镜像面元的 z 坐标和电荷系数即可。以下程序中约定:用数组 *altitude* 存储介质分界面的高度,用数组 *eps* 存储各层介质的相对介电常数。如: *altitude*[m] 表示从下到上第 m 个分界面高度。分界面 m 上下两侧相对介电常数分别是 *eps*[$m+1$] 和 *eps*[m]。

用以下数据结构表示每一个基本面元(包括实际面元和镜像面元):

```
img
{
    centerZ;
    chgCoef;
    refTimes;
}
```

其中, *centerZ* 代表面元中心高度(注意:在严格分层介质中,单个导体只能位于一层介质中), *chgCoef* 代表电荷系数, *refTimes* 代表反射的次数。对于实际面元(物面元) *chgCoef* = 1, *refTimes* = 0。通过以下程序计算面元 p 被介质分界面 m 反射生成的镜像 q :

```
img Mirror(img p, 分界面序号 m)
{
    img q;
    q.refTimes = p.refTimes + 1;
    q.centerZ = 2.0 * altitude[m] - p.centerZ;
    if p.centerZ >= altitude[m]
    q.chgCoef = p.chgCoef * (eps[m+1] - eps[m]) /
    (eps[m+1] + eps[m]);
```

```
else
```

```
q.chgCoef = p.chgCoef * (eps[m] - eps[m+1]) /
(eps[m+1] + eps[m]);
return q;
}
```

以上程序依据反射原理:镜像 q 与物面元 p 关于分界面对称, q 的电荷系数是面元 p 的电荷系数与反射系数的乘积。镜像面元 q 对目标面元的电势可以通过以下公式计算:

$$K \times \frac{1}{4\pi\epsilon} \times \frac{1}{\text{area}(o)} \int_0 \frac{1}{\text{area}(q)} \int_q \frac{1}{\|\mathbf{r} - \mathbf{r}'\|} ds ds' \quad (2)$$

其中 ϵ 是目标面元所在介质层的介电常数, $K = q.chgCoef$ 。面元 p 的各级反射镜像,可以通过以下递归程序生成:

```
Reflection(img p, 分界面序号 slfc, 反射次数 t)
{
    if t 等于预置的最大反射次数 MAXT
    return;
    for m = 1 to L
    if m != slfc
    {
        img q = Mirror(p, m);
        Reflection(q, m, t+1);
    }
}
```

其中 L 是电介质分界面的数目, $MAXT$ 是定义的反射次数上限,以上程序依次生成面元的 1- $MAXT$ 级反射镜像。

下面考察镜像的个数。以图 2 所示四层电介质为例,记三个分界面分别为 A、B、C,面元关于 A 的反射镜像为 a, a 关于 B 的反射镜像为 ab,依此类推。下面列出前三级反射镜像:

```
一级: a、b、c
二级: ab、ac、ba、bc、ca、cb
三级: abc、aba、aca、acb、bac、bab、bca、bcb、cab、
cac、cba、cbc
.....
```

其中前三级镜像的个数分别是 3、6、12,不难发现各级镜像的个数呈现等比数列,1 至 m 级镜像的个数总和是 $\frac{3 \times ((3-1)^m - 1)}{(3-1) - 1}$ 。推广开来,如果介

质分界面个数是 L , 则 m 级镜像总和应该是 $\frac{L((L-1)^m - 1)}{L-2}$ 。

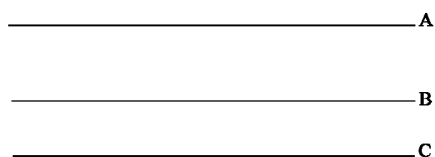


图 2 四层电介质分界面截面图

2 算法的收敛性

本节通过两组典型结构对该算法的收敛性进行测试。

测试一 图 3 所示相对介电常数为 4.2, 厚度为 $2\mu\text{m}$ 的浮动介质层, 电介质层上下均为自由空间, 垂直导体条嵌入介质层中。

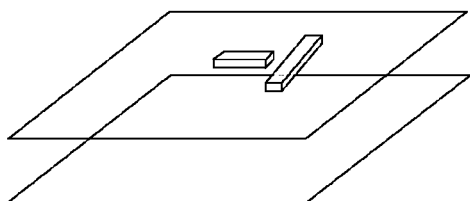


图 3 长 $5\mu\text{m}$, 宽 $1\mu\text{m}$, 厚度 $0.7\mu\text{m}$ 的垂直导体条, 导体条间距 $1\mu\text{m}$, 导体条底部距离下层分界面 $1\mu\text{m}$

图 4 是自电容 C_{11} 和互电容 C_{12} (取绝对值) 的计算结果与反射次数的关系曲线, 从曲线可以看出, 该反射镜像方法收敛迅速, 只需 4 次反射就能得到稳定的结果。表 1 给出了各级镜像的电荷系数, 随着反射次数的增多, 镜像面元上电荷量迅速减少。表 2 是该方法与 FastCap^[4] 计算结果的比较, 结果显示这种反射镜像方法与 FastCap 的计算结果几乎完全一致。

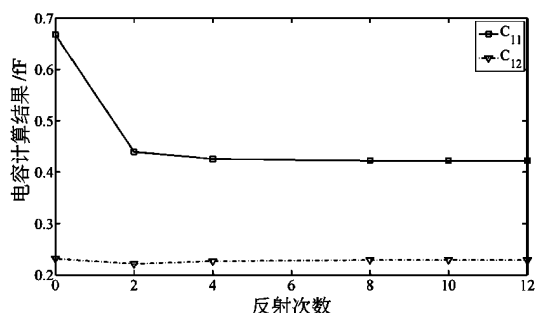


图 4 垂直导体条电容提取收敛曲线

表 1 反射电荷系数表

反射次数	镜像电荷系数
1	0.615385
2	0.378698
3	0.233045
4	0.143412
5	0.088254
6	0.054310
7	0.033422
8	0.020567
9	0.012657
10	0.007789
11	0.004793
12	0.002950

表 2 垂直导体条电容 / fF

方法	C_{11}	C_{12}	C_{21}	C_{22}
FastCap	0.4299	-0.2294	-0.2294	0.4357
该方法	0.4225	-0.2294	-0.2294	0.4385

测试二 相对介电常数 4.2, 厚度 $1.13\mu\text{m}$, 顶部是自由空间, 底部通过金属板接地的介质层。平行导体条置于上层分界面上, 如图 5 所示。图 6 和表 3 分别给出了收敛曲线和计算结果。

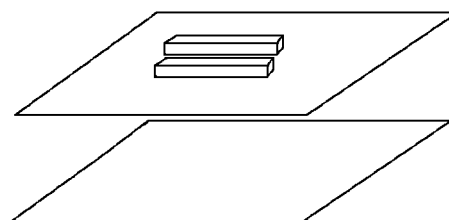


图 5 长 $7\mu\text{m}$, 宽 $1\mu\text{m}$, 厚度 $0.7\mu\text{m}$ 的平行导体条, 导体条间距 $3\mu\text{m}$

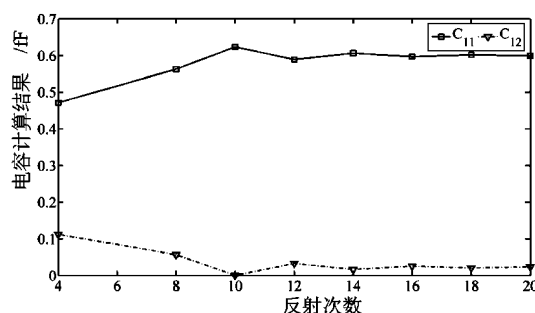


图 6 平行导体条电容提取收敛曲线

表 3 平行导体条电容 / fF

方法	C_{11}	C_{12}	C_{21}	C_{22}
FastCap	0.6059	-0.01969	-0.01967	0.6113
该方法	0.6021	-0.02097	-0.02097	0.6021

以上两组测试结果表明这种基于求解分层介质中反射镜像的 3D 电容参数提取算法具有快速收敛和计算精度高的特点。由于反射电荷系数(表 1)直接表示镜像电荷并可直观地显示该算法的计算精度,这一算法还具有精度可控和计算结果稳定的优点。

3 试验数据

图 7 所示为 2×2 双层交叉导体条,上层导体条所在介质相对介电常数是 4.2,下层导体条所在介质相对介电常数是 3.7,顶部和底部是自由空间。

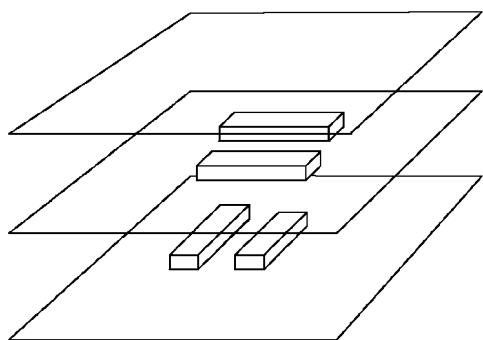


图 7 2×2 双层交叉导体条,导体条尺寸是 $1\mu\text{m} \times 1\mu\text{m} \times 5\mu\text{m}$,水平和垂直间距均为 $1\mu\text{m}$

采用该方法和 FastCap^[4]分别对导体条电容矩阵进行计算。对导体表面,该方法与 FastCap 采取相同的离散处理,离散面元个数是 1536。FastCap 需对介质分界面进行离散,分界面离散面元个数是 3072,采用 FastCap 未知量总数是 4608。而该算法仅需计算导体表面自由电荷,未知量个数是 1536 仅为 FastCap 的 1/3。本例取 5 级反射镜像,采用层次式加速算法^[10]对反射镜像方法进行加速,对导体表面采取预先划分并建立层次式数据结构,然后应用反射算法建立各级镜像作用记录的层次式数据结构。本例中将反射镜像方法与层次式加速算法相结合,计算时间为 28 秒,而 FastCap 计算时间是 87 秒,该算法的效率是 FastCap 的 3 倍。计算结果见表 4,从

表 4 电容计算结果 /fF

方法	C_{11}	C_{12}	C_{13}	C_{14}
FastCap	0.8305	-0.3014	-0.2153	-0.215
该方法	0.8288	-0.3032	-0.2323	-0.2323
方法	C_{31}	C_{32}	C_{33}	C_{34}
FastCap	-0.1953	-0.1953	0.8934	-0.3504
该方法	-0.1720	-0.1720	0.8911	-0.3518

表 4 可以看到该反射镜像方法的计算结果与 FastCap 几乎完全一致,而新方法所用时间仅为 FastCap 的 1/3。

4 结 论

该反射镜像方法与传统镜像格林函数方法的不同之处在于,该方法无需对格林函数公式进行推导,而是通过反射原理计算导体镜像的位置和镜像面元电荷系数从而对任意分层数目的分层电介质中导体 3D 电容进行提取。由于算法本身与介质分层数目无关,该算法能够适用于不同的分层环境,只要介质层满足严格分层条件都可以用该方法进行求解。本算法适用的电介质环境是平行于 XY 平面的无穷边界分层介质,实际大规模集成电路芯片中由于广泛采用化学机械抛光(chemical mechanical planarization, CMP)工艺,各布线层和电介质层基本满足平行条件,对于距离边界区域较远且尺寸适中的互连线而言,无穷分界面不失为合理的近似。故而该方法在集成电路互连线电容参数提取中具有较强的实用性。由于反射镜像的物理意义清晰,通过反射镜像的电荷系数即可判断算法的收敛程度,使得该方法具有可靠的计算精度。通过对面元信息及相互作用记录采用层次式数据结构进行存储,该反射镜像方法能够很方便地与层次式加速算法相结合,从而极大地提高计算效率。综上所述,该算法是一种值得推荐的分层电介质环境下 3D 电容提取方法。

参考文献

- [1] Deutsch A, Kopcsay G V, Surovic C W, et al. Modeling and characterization of long on-chip interconnections for high performance microprocessors. *IBM J Res Develop*, 1995, 39 (5):547-567
- [2] Wei C, Harrington R F, Mautz J R, et al. Multi-conductor transmission lines in multi-layered dielectric media. *IEEE Tran Microw Theory Tech*, 1984, MTT-32(4):439-449
- [3] Venkataraman J, Rao S M, Djordjevic A R, et al. Analysis of arbitrary oriented micro-strip transmission lines in arbitrarily shaped dielectric media over a finite ground plane. *IEEE Trans Microw Theory Tech*, 1985, MTT-33(10):952-959
- [4] Nabors K, White J. FastCap: a multipole accelerated 3-D capacitance extraction program. *IEEE Trans Computer-Aided Design integer Circuits Syst*, 1991, 10(11):1447-1459
- [5] Nabors K, Kim S, White J. Fast capacitance extraction of general three-dimensional structures. *IEEE Trans Microw*

- Theory Tech*, 1992, 40(7):1496-1506
- [6] Zheng J, Li Z. Efficient computation of 2-D multi-conductor interconnection lines in the layer media by convergence acceleration of dielectric Green's function via Padé approximation. *IEEE Trans Microw Theory Tech*, 1998, 46(9):1339-1343
- [7] Farrar A, Adams A T. Multi-layer microstrip transmission lines. *IEEE Trans Microw Theory Tech*, 1974, MTT-22(10):881-889
- [8] Crampagne R, Ahnadhan M, Guiraud J L. A simple method for determining the Green's function for a large class of MIC lines having multi-layered dielectric structures. *IEEE Trans Microw Theory Tech*, 1978, MTT-26(2):82-87
- [9] Dai W, Li Z, Mao J. Parameter extraction for on-chip interconnects by double-image Green's function method combined with hierarchical algorithm. *IEEE Trans Microw Theory Tech*, 2005, 53(7):2416-2423
- [10] Shi W, Liu J, Yu T. A fast hierarchical algorithm for three dimensional capacitance extraction. *IEEE Trans Computer-Aided Design integer Circuits Syst*, 2002, 21(3):330-336

3D capacitance extraction in multi-layered dielectric media based on image method

Ding Wen^{* **}, Wang Gaofeng^{**}

(^{*} School of Physics Science and Technology, Wuhan University, Wuhan 430072)

(^{**} Institute of Microelectronics and Information Technology, Wuhan University, Wuhan 430072)

Abstract

An image method for 3D capacitance extraction suitable for multi-layered dielectric media with an arbitrary number of layers is proposed. The approach does not make tedious derivation of the Green's function in infinite series, but calculates the coefficient of image charges and the locations of reflection images based on the principle of free charge reflection to acquire the distribution of different images, and then calculates the 3D capacitances in layered media with an arbitrary number of layers, including top-grounding and bottom-grounding media. The method can extricate the series-form Green's function from the layer number limitation and can be applicable in 3D capacitance extraction of the modern very large scale integrated circuits (VLSI). By constructing a hierarchical data structure, this approach can be accelerated by using the hierarchical method. Numerical experiments show that this method converges rapidly yet attains high precision. By incorporating with the fast hierarchical method, this method can run several times faster than the FastCap.

Key words: 3D capacitance extraction, image method, Green's function, free charge method